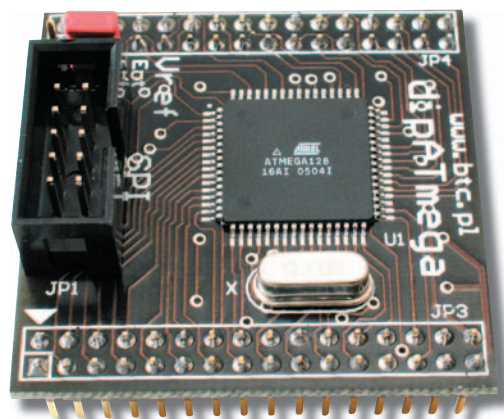


# ZL7AVR

## dipATmega128

### Moduł DIP z mikrokontrolerem ATmega128



*Moduł ZL7AVR opracowano z myślą o ułatwieniu powszechnego stosowania mikrokontrolerów ATmega128 przez konstruktorów, którzy nie mogą lub nie chcą inwestować w zautomatyzowany montaż elementów o relatywnie „gęstym” rastrze rozmieszczenia wyprowadzeń.*

Schemat elektryczny modułu dipATmega128 przedstawiono na **rys. 1**. Moduł wyposażono w automatycznie przełączany separator (U2) linii wykorzystywanych do programowania ISP pamięci programu. Rolę sygnału sterującego spełnia RES. Dzięki zastosowaniu separatora, wszystkie linie I/O mikrokontrolera ATmega128 mogą być wykorzystywane w aplikacji użytkownika. Układ U3 jest generatorem sygnału zerującego, który zapewnia poprawny restart mikrokontrolera po włączeniu zasilania oraz zerowaniu za pomocą sygnału zewnętrznego (dołączonego do linii RES złącza JP3).



Do programowania mikrokontrolera ATmega128 zamontowanego na module dipATmega128 jest zalecany programator ZL2PRG. Informacje o nim można znaleźć pod adresem: <http://www.btc.pl/index.php?id=zl2prg>.

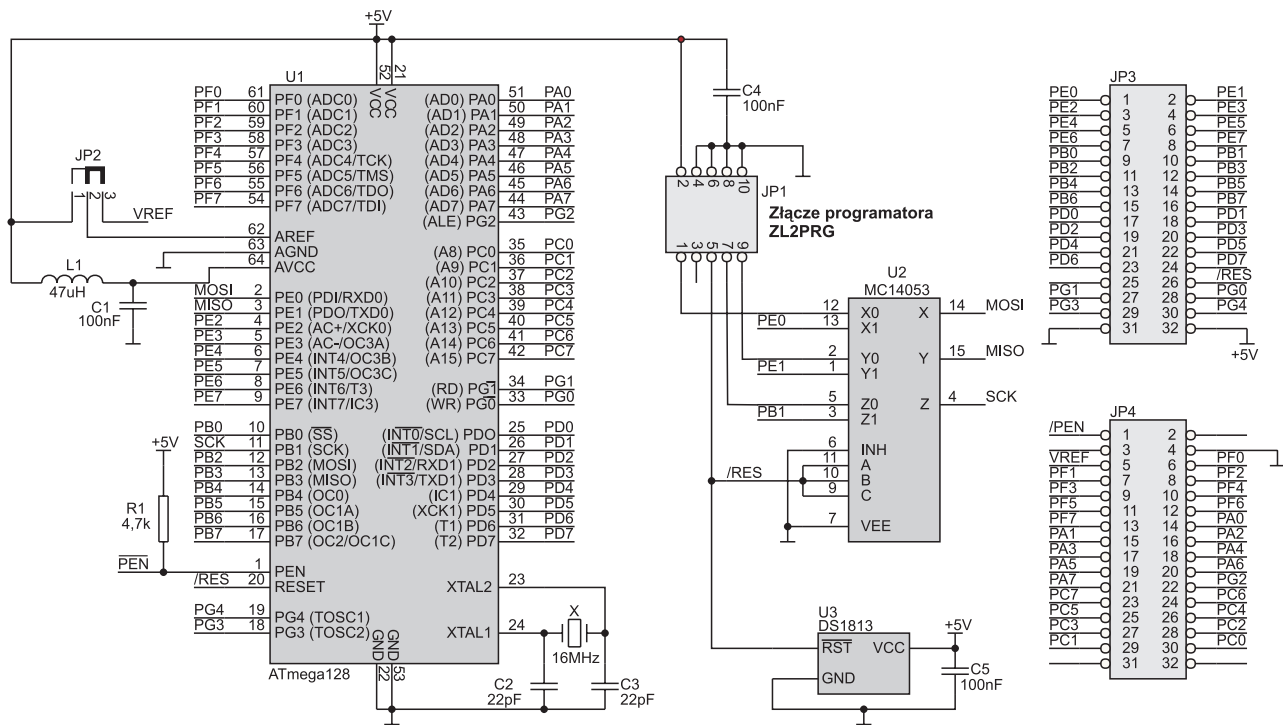
Mikrokontroler można programować w systemie za pomocą dowolnego programatora zgodnego z STK200 i złączem kompatybilnym ze standardem Kanda (zalecany programator to ZL2PRG). Rozmieszczenie sygnałów na złączu ISP pokazano na **rys. 2**.

Zestaw wyposażono w jumper (JP2) umożliwiający wybranie źródła napięcia referencyjnego dla przetwornika A/C. Jego rolę może spełniać napięcie zasilania mikrokontrolera (pozycja zworki na JP2: 1-2) lub napięcie zewnętrzne (pozycja zworki na JP2: 2-3), dołączone do linii V<sub>REF</sub> (JP4).

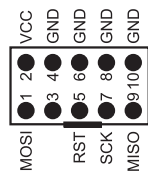
Na **rys. 3** pokazano przypisanie sygnałów do wyprowadzeń modułu dipATmega128.

#### Podstawowe parametry modułu dipATmega128:

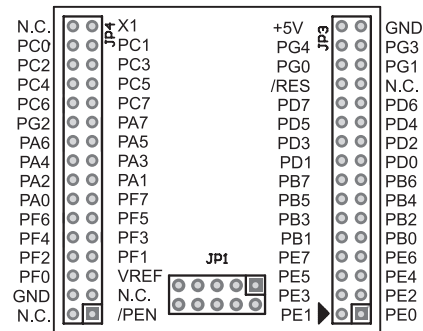
- mikrokontroler ATmega128
- pamięć programu (ISP): 128 kB
- pamięć danych EEPROM: 4 kB
- pamięć danych SRAM: 4 kB
- częstotliwość taktowania: 16 MHz
- wbudowany separator linii ISP (z automatycznym sterowaniem)
- złącze do programowania Kanda ISP (zgodne z ZL2PRG)
- wbudowany generator sygnału zerującego
- możliwość zastosowania zewnętrznego źródła napięcia referencyjnego dla przetwornika A/C
- liczba linii I/O: 53
- zasilanie: 4,5...5,5 V/100 mA (maks.)
- możliwość współpracy z interfejsem JTAG



Rys. 1. Schemat elektryczny modułu dipATmega128



Rys. 2. Rozmieszczenie sygnałów na złączu ISP modułu dipATmega128



Rys. 3. Przypisanie sygnałów do wyprowadzeń modułu dipATmega128

Tab. 1. Wybór źródła napięcia odniesienia dla przetwornika A/C mikrokontrolera ATmega128

Pozycja zworki na JP2	Źródło napięcia odniesienia
1-2	+5V
2-3	VREF (JP4)

Wydawnictwo  
**btc**  
BTC Korporacja  
03-237 Warszawa  
ul. Inowłodzka 5  
fax: (22) 814-13-02  
e-mail: biuro@btc.pl  
http://www.btc.pl